

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

JC135 U.S. PTO  
09/197767  
11/23/98

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application:

1 9 9 7 年 1 1 月 2 7 日

出 願 番 号  
Application Number:

平成 9 年特許願第 3 4 4 3 5 0 号

出 願 人  
Applicant (s):

株式会社半導体エネルギー研究所

1 9 9 8 年 9 月 1 8 日

特許庁長官  
Commissioner,  
Patent Office

伴佐山 建志

出証番号 出証特平 1 0 - 3 0 7 5 0 8 9

【書類名】 特許願

【整理番号】 P003783-01

【提出日】 平成 9年11月27日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/00

【発明の名称】 半導体装置およびその作製方法

【請求項の数】 11

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 大谷 久

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 村上 智史

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【納付方法】 予納

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【書類名】 明細書

【発明の名称】 半導体装置およびその作製方法

【特許請求の範囲】

【請求項1】

異なる層に形成された二層の導電層と、当該二層の導電層に挟まれた絶縁層とを有する半導体装置であって、

前記二層の導電層は前記絶縁層に設けられた開孔部を埋め込む様に形成された埋め込み導電層を介して互いに電氣的に接続された構造を有し、

前記埋め込み導電層は導電性材料を分散させた有機樹脂膜または無機膜であることを特徴とする半導体装置。

【請求項2】

異なる層に形成された二層の導電層と、当該二層の導電層に挟まれた絶縁層とを有する半導体装置であって、

前記二層の導電層は前記絶縁層に設けられた開孔部を埋め込む様に形成された埋め込み導電層を介して互いに電氣的に接続された構造を有し、

前記埋め込み導電層は導電性材料を分散させた有機樹脂膜または無機膜であり、

前記開孔部の形状と当該開孔部に埋め込まれた前記埋め込み導電層の形状とが概略一致していることを特徴とする半導体装置。

【請求項3】

異なる層に形成された二層の導電層と、当該二層の導電層に挟まれた絶縁層とを有する半導体装置であって、

前記二層の導電層は前記絶縁層に設けられた開孔部を埋め込む様に形成された埋め込み導電層を介して互いに電氣的に接続された構造を有し、

前記埋め込み導電層は導電性材料を分散させた有機樹脂膜または無機膜であり、

前記埋め込み導電層によって形成された平坦面上に前記二層の導電層の一方が形成されていることを特徴とする半導体装置。

【請求項4】

請求項1乃至請求項3において、前記導電性材料とはカーボン系材料であることを特徴とする半導体装置。

【請求項5】

請求項1乃至請求項3において、前記導電性材料とは酸化亜鉛、アルミニウムフレイク、ニッケルフレイクから選ばれた材料であることを特徴とする半導体装置。

【請求項6】

請求項1乃至請求項3において、前記二層の導電層の一方は配向膜と接していることを特徴とする半導体装置。

【請求項7】

第1の導電層を形成する工程と、  
前記第1の導電層上に絶縁層を形成する工程と、  
前記絶縁層に開孔部を形成し、当該開孔部の底部において前記第1の導電層を露呈させる工程と、  
前記絶縁層及び開孔部を覆って埋め込み導電層を形成する工程と、  
前記埋め込み導電層をエッチング又は研磨し、前記開孔部のみが当該埋め込み導電層で充填された状態とする工程と、  
前記絶縁層及び前記埋め込み導電層上に第2の導電層を形成する工程と、  
を含むことを特徴とする半導体装置の作製方法。

【請求項8】

第1の導電層を形成する工程と、  
前記第1の導電層上に絶縁層を形成する工程と、  
前記絶縁層に開孔部を形成し、当該開孔部の底部において前記第1の導電層を露呈させる工程と、  
前記絶縁層及び開孔部を覆って埋め込み導電層を形成する工程と、  
前記埋め込み導電層上に第2の導電層を形成する工程と、  
前記第2の導電層を所望の形状にパターニングする工程と、  
前記第2の導電層をマスクとして自己整合的に前記埋め込み導電層をエッチングする工程と、

を含むことを特徴とする半導体装置の作製方法。

【請求項9】

請求項7または請求項8において、前記埋め込み導電層とは導電性材料を分散させた有機樹脂膜または無機膜であることを特徴とする半導体装置の作製方法。

【請求項10】

請求項9において、前記導電性材料とはカーボン系材料であることを特徴とする半導体装置の作製方法。

【請求項11】

請求項9において、前記導電性材料とは酸化亜鉛、アルミニウムフレーク、ニッケルフレークから選ばれた材料であることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】

本願発明は薄膜を用いた半導体装置において、導電性薄膜相互の電氣的接続をとるための接続配線の構成に関する。

【0002】

特に、アクティブマトリクス型液晶表示装置（以下、AMLCDと呼ぶ）の画素領域において、スイッチング素子と画素電極とを電氣的に接続するための接続配線の構成に関する。

【0003】

なお、本明細書中において、半導体装置とは半導体特性を利用して機能する全ての装置の総称であり、AMLCDに代表される電気光学装置やマイクロプロセッサ等の半導体回路も半導体装置の範疇に含む。さらに、その様な電気光学装置や半導体回路を構造に含む電子機器も半導体装置の範疇に含むものとする。

【0004】

【従来の技術】

近年、安価なガラス基板上にTFTを作製する技術が急速に発達してきている。その理由は、AMLCD（Active Matrix Liquid Crystal Display）の需要が

高まったことにある。

【0005】

AMLCDはマトリクス状に配置された数十～数百万個もの各画素のそれぞれにスイッチング素子として薄膜トランジスタ（TFT）を配置し、各画素電極に出入りする電荷をTFTのスイッチング機能により制御するものである。

【0006】

各画素電極と対向電極との間には液晶が挟み込まれ、一種のコンデンサを形成している。従って、TFTによりこのコンデンサへの電荷の出入りを制御することで液晶の電気光学特性を変化させ、液晶パネルを透過する光を制御して画像表示を行うことができる。

【0007】

このような液晶を用いた表示装置に特有の現象としてディスクリネーションと呼ばれる現象がある。液晶は画素電極と対向電極との間にある規則性をもった配向性をもって配列しているが、電極表面の凹凸に起因するラビング不良によって配向性が乱れる場合がある。この場合、その部分では正常な光シャッタとしての機能が失われ、光漏れなどの表示不良を起こす。

【0008】

これまではディスクリネーションを防止するためにTFTを平坦化膜で覆う構成などの工夫が施されたが、現状では必ずしも抜本的な解決策とはなっていない。なぜならば、如何に平坦化膜を利用しても最終的に形成される画素電極のコンタクト部の段差は平坦化が不可能だからである。

【0009】

【発明が解決しようとする課題】

本願発明は上記問題点を鑑みてなされたものであり、完全に平坦な導電層を形成するためのコンタクト部の構成に関する技術を提供する。

【0010】

特にAMLCDの画素電極を完全に平坦化し、コンタクト部の段差に起因するディスクリネーションの発生を防止することを目的とする。そして、必要なブラックマスクの面積を低減することで有効画素面積を拡大し、高精細かつ高コント

ラストのAMLCDを実現する。

【0011】

【課題を解決するための手段】

本明細書で開示する発明の構成は、

異なる層に形成された二層の導電層と、当該二層の導電層に挟まれた絶縁層とを有する半導体装置であって、

前記二層の導電層は前記絶縁層に設けられた開孔部を埋め込む様に形成された埋め込み導電層を介して互いに電氣的に接続された構造を有し、

前記埋め込み導電層は導電性材料を分散させた有機樹脂膜または無機膜であることを特徴とする。

【0012】

また、他の発明の構成は、

異なる層に形成された二層の導電層と、当該二層の導電層に挟まれた絶縁層とを有する半導体装置であって、

前記二層の導電層は前記絶縁層に設けられた開孔部を埋め込む様に形成された埋め込み導電層を介して互いに電氣的に接続された構造を有し、

前記埋め込み導電層は導電性材料を分散させた有機樹脂膜または無機膜であり、

前記開孔部の形状と当該開孔部に埋め込まれた前記埋め込み導電層の形状とが概略一致していることを特徴とする。

【0013】

また、他の発明の構成は、

異なる層に形成された二層の導電層と、当該二層の導電層に挟まれた絶縁層とを有する半導体装置であって、

前記二層の導電層は前記絶縁層に設けられた開孔部を埋め込む様に形成された埋め込み導電層を介して互いに電氣的に接続された構造を有し、

前記埋め込み導電層は導電性材料を分散させた有機樹脂膜または無機膜であり、

前記埋め込み導電層によって形成された平坦面上に前記二層の導電層の一方が

形成されていることを特徴とする。

【0014】

また、他の発明の構成は、  
第1の導電層を形成する工程と、  
前記第1の導電層上に絶縁層を形成する工程と、  
前記絶縁層に開孔部を形成し、当該開孔部の底部において前記第1の導電層を露呈させる工程と、  
前記絶縁層及び開孔部を覆って埋め込み導電層を形成する工程と、  
前記埋め込み導電層をエッチング又は研磨し、前記開孔部のみが当該埋め込み導電層で充填された状態とする工程と、  
前記絶縁層及び前記埋め込み導電層上に第2の導電層を形成する工程と、  
を含むことを特徴とする。

【0015】

また、他の発明の構成は、  
第1の導電層を形成する工程と、  
前記第1の導電層上に絶縁層を形成する工程と、  
前記絶縁層に開孔部を形成し、当該開孔部の底部において前記第1の導電層を露呈させる工程と、  
前記絶縁層及び開孔部を覆って埋め込み導電層を形成する工程と、  
前記埋め込み導電層上に第2の導電層を形成する工程と、  
前記第2の導電層を所望の形状にパターンニングする工程と、  
前記第2の導電層をマスクとして自己整合的に前記埋め込み導電層をエッチングする工程と、  
を含むことを特徴とする。

【0016】

上記構成において、埋め込み導電層としては導電性を持たせる材料（導電性材料）を分散させた有機樹脂膜または無機膜が用いられる。

【0017】

有機樹脂膜としてはポリイミド、アクリル、ポリアミド、ポリイミドアミド、



エポキシ系材料、ポリビニルアルコール（PVA）系材料などを用いることができる。

【0018】

また、無機膜としては、SOG（Spin on Glass）と呼ばれる溶液塗布系の二酸化珪素膜を用いることができる。具体的には東京応化工業株式会社のOCD（Ohka Coating Diffusin source）や一般的なシリケートガラス（PSG、BSG、BPSG）などが挙げられる。

【0019】

導電性を持たせる材料としては、カーボン系材料（グラファイトなど）、酸化亜鉛、アルミニウムフレイク、ニッケルフレイクなどを用いることが可能である。特に、汎用性の高いグラファイトが取扱いの面からみても好ましい。ただし、絶縁層に設けられた開孔部内に入らない形状又は粒径であるものは使えない。

【0020】

従って、導電性を持たせる材料としては、絶縁層に設けられた開孔部の開孔幅の少なくとも1/2以下（好ましくは1/10以下、さらに好ましくは1/100以下）の粒径を有する微粒子を用いることが望ましい。例えば $1\mu\text{m}\phi$ の開孔部（コンタクトホール）によって配線間を接続する場合には、埋め込み導電層に分散させる材料の粒径は $0.5\mu\text{m}$ 以下（好ましくは $0.1\mu\text{m}$ 以下、さらに好ましくは $0.01\mu\text{m}$ 以下）とすれば良い。

【0021】

【発明の実施の形態】

本願発明の実施形態について、図1を用いて説明する。図1（A）において、100は下地膜であり、絶縁層、半導体層又は導電層の如何なる場合もありうる。その上には第1の導電層101がパターン形成されている。

【0022】

第1の導電層101は絶縁層（層間絶縁層）102によって覆われる。絶縁層101としては、酸化珪素、窒化珪素、酸化窒化珪素等の珪素を含む絶縁膜や有機樹脂膜を単層又は積層で用いる。ここでは有機樹脂膜を単層で設けた場合を例にとって説明する。

【0023】

絶縁層102を形成したら、エッチングにより開孔部（コンタクトホール）103を形成する。エッチングの方法はウェットエッチング法でもドライエッチング法でも良い。また、開孔部103の断面形状をテーパ状にすることで、次に成膜する薄膜のカバレッジを改善することも有効である。

【0024】

こうして開孔部103を形成したら、埋め込み導電層104を形成する。埋め込み導電層104としてはカーボン系材料を分散させた有機樹脂膜又は無機膜を用いる。この様な膜は溶媒中にカーボン系材料を分散させた溶液を絶縁層102上へ塗布し、スピンドライにより余分な溶液を飛ばして薄膜を形成する。この様な技術はスピコート法とも呼ばれる。

【0025】

スピコート法により埋め込み絶縁層104を形成したら、必要に応じて焼成（キュア）工程を施して余分な溶媒を飛ばし、膜質を向上させる。キュア工程の条件は様々であるが、300℃30min程度のバーク（熱処理）が必要である。

【0026】

この様な溶液塗布系の薄膜の利点は、成膜が非常に簡易であること、膜厚を容易に厚くできること、である。また、成膜段階では溶液であるため、微細な凹凸の被覆形状が非常に良好であり、コンタクトホール等の微細な開孔部の埋め込みには非常に適している。本願発明は、その様な溶液塗布系材料の被覆性の良さに着目した技術である。

【0027】

また、溶液塗布系材料の別の利点として、着色が容易である点が挙げられる。例えば、カーボン系材料を分散させて黒色にした有機樹脂膜はブラックマスクとして利用されている。

【0028】

本発明者は、カーボン系材料を分散させた有機樹脂膜のうち、カーボン系材料としてグラファイトを用いたものは低抵抗な膜になることに注目し、溶液塗布系材料の被覆性の良さと組み合わせて、コンタクトホール内の埋め込み導電層とし

て活用することを見出したのである。

【0029】

埋め込み導電層104を形成したら、図1(A)の状態が得られる。この状態が得られたら、次に、ドライエッチング法により埋め込み導電層104をエッチバック処理して開孔部103のみを充填する様な状態とする。(図1(B))

【0030】

なお、このエッチバック工程では絶縁層102と埋め込み絶縁層104とのエッチング選択比に注意する必要がある。図1(A)では絶縁層102として有機樹脂膜を用いているので、埋め込み絶縁層104と同程度でエッチバックされ、段差が生じることはない。

【0031】

しかしながら、絶縁層102が酸化珪素膜である場合には酸化珪素膜が露呈した時点でエッチバック処理を止めないと、開孔部において埋め込み導電層104のみがエッチングされ、開孔部にて段差を生じてしまう。

【0032】

以上のことから、絶縁層102と埋め込み導電層104とはできるだけエッチング選択比が等しくなる様な条件とすることが望ましい。これはエッチング条件で最適化しても良いし、絶縁層102と埋め込み導電層104とのそれぞれに同一の材料を用いても良い。

【0033】

また、膜厚を容易に厚くできるという点も本願発明では重要な要素である。図1(A)において埋め込み絶縁層104の膜厚は、少なくとも絶縁層102の膜厚と同等かそれ以上としなければならない。従って、CVD法やスパッタ法等ではスループットが非常に悪くなるため実用的でない。

【0034】

こうして図1(B)の状態を得たら、次に第2の導電層105をパターン形成する。この様にして、絶縁層102で絶縁分離された異なる二層の導電層(第1の導電層101と第2の導電層105)とが、埋め込み導電層104を介して電氣的に接続された状態を得る。この時、第2の導電層105はコンタクト部10

6においても完全に平坦性を維持することができる。

【0035】

以上の構成でなる本願発明について、以下に記載する実施例でもって詳細な説明を行なうこととする。

【0036】

【実施例】

〔実施例1〕

本実施例では、反射型モードで駆動するアクティブマトリクス型液晶表示装置（AMLCD）の画素マトリクス回路を構成する単位画素（単位絵素）の作製方法について図2を用いて説明する。

【0037】

まず、絶縁表面を有する基板として石英基板201を用意する。本実施例では後に900～1100℃の熱処理が行われるので耐熱性の高い材料を用いる必要がある。他にも下地膜を設けた結晶化ガラス（ガラスセラミクス）や熱酸化膜を設けたシリコン基板等を用いることもできる。

【0038】

その上に65nm厚の非晶質珪素膜202を形成し、この非晶質珪素膜202を特開平8-78329号公報記載の技術を用いて結晶化する。同公報記載の技術は結晶化を助長する触媒元素を用いて選択的な結晶化を行う技術である。

【0039】

ここでは非晶質珪素膜202に対して選択的に触媒元素（本実施例ではニッケル）を添加するためにマスク絶縁膜203を形成する。また、マスク絶縁膜203には開口部204が設けられている。

【0040】

そして、重量換算で10ppmのニッケルを含有したニッケル酢酸塩溶液をスピコート法により塗布し、触媒元素含有層205を形成する。

【0041】

こうして図2（A）の状態が得られたら、450℃1時間の水素出し工程の後、570℃14時間の加熱処理を窒素雰囲気中で施し、横成長領域206を得る。こう

して結晶化工程が終了したら、マスク絶縁膜203をそのままマスクとしてリンの添加工程を行う。この工程によりリン添加領域207が形成される。

【0042】

こうして図2(B)の状態が得られたら、次に600℃12時間の加熱処理を行い、横成長領域206に残留していたニッケルをリン添加領域207にゲッターリングさせる。こうしてニッケル濃度が $5 \times 10^{17} \text{ atoms/cm}^3$ 以下にまで低減された領域(被ゲッターリング領域と呼ぶ)208が得られる。(図2(C))

【0043】

次に、パターニングにより被ゲッターリング領域208のみで構成される活性層209、210を形成する。そして、120nm厚のゲイト絶縁膜211を形成する。ゲイト絶縁膜211としては、酸化珪素膜、窒化珪素膜、酸化窒化珪素膜或いはそれらの積層膜で構成される。

【0044】

こうしてゲイト絶縁膜211を形成したら、酸素雰囲気中において950℃30分の加熱処理を行い、活性層/ゲイト絶縁膜界面に熱酸化膜を形成する。こうすることで界面特性を大幅に向上させることができる。

【0045】

なお、熱酸化工程では活性層209、210が酸化されて薄膜化される。本実施例では最終的な活性層膜厚が50nmとなる様に調節する。即ち、出発膜(非晶質珪素膜)が65nmであったので、15nmの酸化が行われ、30nmの熱酸化膜が形成されることになる(ゲイト絶縁膜211はトータルで150nm厚となる)。

【0046】

次に、0.2wt%のスカンジウムを含有させたアルミニウム膜(図示せず)を成膜し、パターニングによりゲイト電極の原型となる島状パターンを形成する。島状パターンを形成したら、特開平7-135318号公報に記載された技術を利用する。なお、詳細は同公報を参考にとすると良い。

【0047】

まず、上記島状パターン上にパターニングで使用したレジストマスクを残したまま、3%のシュウ酸水溶液中で陽極酸化を行う。この時、白金電極を陰極とし

て2～3 mVの化成電流を流し、到達電圧は8 Vとする。こうして、多孔性陽極酸化膜212、213が形成される。

## 【0048】

その後、レジストマスクを除去した後に3%の酒石酸のエチレングリコール溶液をアンモニア水で中和した溶液中で陽極酸化を行う。この時、化成電流は5～6 mVとし、到達電圧は100 Vとすれば良い。こうして、緻密な無孔性陽極酸化膜214、215が形成される。

## 【0049】

そして、上記工程によってゲイト電極216、217が画定する。なお、画素マトリクス回路ではゲイト電極の形成と同時に1ライン毎に各ゲイト電極を接続するゲイト線も形成されている。(図3(A))

## 【0050】

次に、ゲイト電極216、217をマスクとしてゲイト絶縁膜211をエッチングする。エッチングは $\text{CF}_4$  ガスを用いたドライエッチング法により行う。これにより218、219で示される様な形状のゲイト絶縁膜が形成される。

## 【0051】

そして、この状態で一導電性を付与する不純物イオンをイオン注入法またはプラズマドーピング法により添加する。この場合、画素マトリクス回路をN型TF Tで構成するならばP(リン)イオンを、P型TF Tで構成するならばB(ボロン)イオンを添加すれば良い。

## 【0052】

なお、上記不純物イオンの添加工程は2度に分けて行う。1度目は80 keV程度の高加速電圧で行い、ゲイト絶縁膜218、219の端部(突出部)の下に不純物イオンのピークがくる様に調節する。そして、2度目は5 keV程度の低加速電圧で行い、ゲイト絶縁膜218、219の端部(突出部)の下には不純物イオンが添加されない様に調節する。

## 【0053】

こうしてTF Tのソース領域220、221、ドレイン領域222、223、低濃度不純物領域(LDD領域とも呼ばれる)224、225、チャネル形成領

域226、227が形成される。(図3(B))

【0054】

この時、ソース/ドレイン領域は300~500  $\Omega$ /□のシート抵抗が得られる程度に不純物イオンを添加することが好ましい。また、低濃度不純物領域はTFEの性能に合わせて最適化を行う必要がある。また、不純物イオンの添加工程が終了したら熱処理を行い、不純物イオンの活性化を行う。

【0055】

次に、第1の層間絶縁膜228として酸化珪素膜を400nmの厚さに形成し、その上にソース電極229、230、ドレイン電極231、232を形成する。なお、本実施例ではドレイン電極228を画素内に広げて形成する。

【0056】

これは、ドレイン電極を補助容量の下部電極として用いるため、可能な限り大きい容量を確保するための工夫である。本実施例は反射型の例であるため、後に画素電極が配置される領域の下も開口率を気にせず自由に使える。

【0057】

こうして図3(C)の状態が得られたら、ソース/ドレイン電極を覆って50nm厚の窒化珪素膜233を形成する。そして、その上に第1の金属膜(本実施例ではチタン)を形成する。本実施例では窒化珪素膜233を誘電体としてドレイン電極231と第1の金属膜234との間で補助容量を形成している。

【0058】

その次に第2の層間絶縁膜235として1  $\mu$ m厚のアクリル樹脂膜を形成する。勿論、アクリル以外にもポリイミド等の有機性樹脂膜を用いても良い。そして、第2の層間絶縁膜235の上に第2の金属膜236を形成する。

【0059】

第2の金属膜236はブラックマスクとしての機能も持っているが、主に電界遮蔽膜として役割を果たす。即ち、ソース/ドレイン配線から生じる電界が後に形成する画素電極に影響するのを防ぐ効果を持つ。

【0060】

こうして図3(D)の状態が得られたら、第3の層間絶縁膜237として再び

1  $\mu$ m厚のアクリル樹脂膜を設け、それに対して開孔部238、239を形成する。そして、第3の層間絶縁膜237及び開孔部238、239を被覆する様にして埋め込み導電層240を形成する。(図4(A))

【0061】

埋め込み導電層240としては、本実施例ではグラファイトを分散させたアクリル膜を使用する。また、分散媒中に分散するグラファイトはフレーク状になっているので開孔部238、239の内部にまで十分に入り込む。

【0062】

次に、酸素ガスを用いたドライエッチング法によりエッチバック処理を行い、開孔部238、239が埋め込み導電層241、242で充填された状態を実現する。(図4(B))

【0063】

そして、埋め込み導電層241、242によって完全に平坦化された第3の層間絶縁膜237上にアルミニウムを主成分とする材料でなる画素電極243、244を形成する。この時、コンタクトホール(開孔部)の内部は埋め込み導電層241、242で充填されているので、段差を生じることなくドレイン電極との電氣的な接続が実現される。

【0064】

この後は、画素電極243、244上に配向膜(図示せず)を形成すれば液晶表示装置の一方の基板であるアクティブマトリクス基板が完成する。その後は公知の手段によって対向基板を用意し、セル組み工程を施してアクティブマトリクス型液晶表示装置が完成する。

【0065】

〔実施例2〕

実施例1では、第3の層間絶縁膜237としてアクリル樹脂膜を用い、埋め込み導電層の主成分溶媒もアクリルとする例を示したが、主成分溶媒としてポリイミド等の有機性樹脂を用いても構わない。

【0066】

また、第3の層間絶縁膜として酸化珪素膜を用いる場合、埋め込み導電層の主



成分溶媒としてSOGと呼ばれる溶液塗布系酸化珪素膜を用いることは有効である。この場合も溶液中にグラファイト等のカーボン系材料を分散させてスピコート法により成膜を行えば良い。

【0067】

また、第3の層間絶縁膜と埋め込み導電層とが異なる材料で構成されていても良い。その場合、エッチバック処理後に開孔部において段差が生じない様な工夫を施す必要はある。

【0068】

〔実施例3〕

実施例1、2では、埋め込み導電層に対してエッチバック処理を行って開孔部の充填を行っているが、エッチバック処理の代わりに研磨処理を行うことも可能である。代表的にはCMP（ケミカルメカニカルポリッシング）と呼ばれる技術を採用することもできる。

【0069】

この技術を用いる場合には発塵に注意する必要があるが、この技術を用いれば第3の層間絶縁膜と埋め込み導電層が異なる材料で構成されている様な場合においても優れた平坦性を確保することができる。

【0070】

〔実施例4〕

本実施例では、実施例1とは異なる構成で反射型のAMLCDを作製する技術について図5を用いて説明する。

【0071】

まず、実施例1の作製工程に従って図5（A）の状態を得る。図5（A）において、237は第3の層間絶縁膜、240は埋め込み導電層である。

【0072】

次に、埋め込み導電層240上にアルミニウムを主成分とする材料でなる画素電極501、502を形成する。この時、画素電極501、502は開孔部503、504によって物理的に絶縁されている。（図5（B））

【0073】

次に、画素電極501、502をマスクとして埋め込み導電層240をエッチングし、画素電極と同一形状にパターニングされた埋め込み導電層505、506を形成する。これにより埋め込み導電層505、506も物理的に絶縁されるので、画素電極の一部として機能することになる。

## 【0074】

なお、本実施例の構成とすると、画素電極501、502を絶縁分離する開孔部（503、504に相当）は1 $\mu$ m以上の深さとなるが、この部分はソース電極（ソース配線）の上方であるので遮光され、問題とはならない。さらに、この部分はディスクリネーションを集中させるので、画素内の必要な領域にディスクリネーションが広がるのを防ぐ効果（ピン止め効果）も期待できる。

## 【0075】

## 〔実施例5〕

実施例1～4ではトップゲイト構造（ここではプレーナ型）のTFTを例にとって説明したが、本願発明はボトムゲイト構造（代表的には逆スタガ型）のTFTに対しても容易に適用することができる。

## 【0076】

また、本願発明はTFTに限らず、単結晶シリコンウェハ上に形成されたMOSFETの配線接続にも活用することが可能である。

## 【0077】

以上の様に、本願発明は異なる層に形成された配線同士を接続する必要性の生じる構造であれば、如何なる構造のデバイス素子に対しても適用することが可能である。

## 【0078】

## 〔実施例6〕

実施例1～5では反射型モードで駆動するAMLCDを例にとって説明しているが、透過型モードで駆動するAMLCDに本願発明を適用することも可能である。その場合、実施例4に示した構成は画素全面を遮光してしまうので不可能であるが、実施例1に示した構成（開孔部のみに埋め込み導電層を充填する構成）ならば十分に適用可能である。

【0079】

透過型AMLCDを作製する場合には、画素電極として透明導電膜（代表的にはITO膜、酸化スズ等）を用いれば良い。

【0080】

また、透過型LCDを作製する場合、画素電極（透明導電膜）と活性層とを直接接続させようとする、コンタクト部からの光漏れが問題となりうる。このような場合においても埋め込み導電層が開孔部に充填されていれば、それが開孔部を遮光するので光漏れを防ぐことができる。

【0081】

〔実施例7〕

本実施例では実施例1～6に示した構成のアクティブマトリクス基板（素子形成側基板）を用いてAMLCDを構成した場合の例について説明する。ここで本実施例のAMLCDの外観を図6に示す。

【0082】

図6（A）において、601はアクティブマトリクス基板であり、画素マトリクス回路602、ソース側駆動回路603、ゲイト側駆動回路604が形成されている。駆動回路はN型TFTとP型TFTとを相補的に組み合わせたCMOS回路で構成することが好ましい。また、605は対向基板である。

【0083】

図6（A）に示すAMLCDはアクティブマトリクス基板601と対向基板605とが端面を揃えて貼り合わされている。ただし、ある一部だけは対向基板605を取り除き、露出したアクティブマトリクス基板に対してFPC（フレキシブル・プリント・サーキット）606を接続してある。このFPC606によって外部信号を回路内部へと伝達する。

【0084】

また、FPC606を取り付ける面を利用してICチップ607、608が取り付けられている。これらのICチップはビデオ信号の処理回路、タイミングパルス発生回路、 $\gamma$ 補正回路、メモリ回路、演算回路など、様々な回路をシリコン基板上に形成して構成される。図6（A）では2個取り付けられているが、1個

でも良いし、さらに複数個であっても良い。

【0085】

また、図6(B)の様な構成もとりうる。図6(B)において図6(A)と同一の部分は同じ符号を付してある。ここでは図6(A)でICチップが行っていた信号処理を、同一基板上にTFTでもって形成されたロジック回路609によって行う例を示している。この場合、ロジック回路609も駆動回路603、604と同様にCMOS回路を基本として構成される。

【0086】

また、本実施例のAMLCDはブラックマスクをアクティブマトリクス基板に設ける構成(BM on TFT)を採用するが、それに加えて対向側にブラックマスクを設ける構成とすることも可能である。

【0087】

また、カラーフィルターを用いてカラー表示を行っても良いし、ECB(電界制御複屈折)モード、GH(ゲストホスト)モードなどで液晶を駆動し、カラーフィルターを用いない構成としても良い。

【0088】

また、特開昭8-15686号公報に記載された技術の様に、マイクロレンズアレイを用いる構成にしても良い。

【0089】

〔実施例8〕

本願発明の構成は、AMLCD以外にも他の様々な電気光学装置や半導体回路に適用することができる。

【0090】

AMLCD以外の電気光学装置としてはEL(エレクトロルミネッセンス)表示装置やイメージセンサ等を挙げることができる。

【0091】

また、半導体回路としては、ICチップで構成されるマイクロプロセッサの様な演算処理回路、携帯機器の入出力信号を扱う高周波モジュール(MMICなど)が挙げられる。

【0092】

この様に本願発明は多層配線技術を必要とする全ての半導体装置に対して適用することが可能である。

【0093】

〔実施例9〕

実施例7に示したAMLCDは、様々な電子機器のディスプレイとして利用される。なお、本実施例に挙げる電子機器とは、アクティブマトリクス型液晶表示装置を搭載した製品と定義する。

【0094】

その様な電子機器としては、ビデオカメラ、スチルカメラ、プロジェクター、プロジェクションTV、ヘッドマウントディスプレイ、カーナビゲーション、パーソナルコンピュータ（ノート型を含む）、携帯情報端末（モバイルコンピュータ、携帯電話等）などが挙げられる。それらの一例を図7に示す。

【0095】

図7（A）は携帯電話であり、本体2001、音声出力部2002、音声入力部2003、表示装置2004、操作スイッチ2005、アンテナ2006で構成される。本願発明は表示装置2004等に適用することができる。

【0096】

図7（B）はビデオカメラであり、本体2101、表示装置2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106で構成される。本願発明は表示装置2102に適用することができる。

【0097】

図7（C）はモバイルコンピュータ（モービルコンピュータ）であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示装置2205で構成される。本願発明は表示装置2205等に適用できる。

【0098】

図7（D）はヘッドマウントディスプレイであり、本体2301、表示装置2302、バンド部2303で構成される。本発明は表示装置2302に適用することができる。

【0099】

図7(E)はリア型プロジェクターであり、本体2401、光源2402、表示装置2403、偏光ビームスプリッタ2404、リフレクター2405、2406、スクリーン2407で構成される。本発明は表示装置2403に適用することができる。

【0100】

図7(F)はフロント型プロジェクターであり、本体2501、光源2502、表示装置2503、光学系2504、スクリーン2505で構成される。本発明は表示装置2503に適用することができる。

【0101】

以上の様に、本願発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、他にも電光掲示盤、宣伝公告用ディスプレイなどにも活用することができる。

【0102】

【発明の効果】

本願発明はAMLCDの画素マトリクス回路を構成する各画素において、完全に平坦な画素電極を実現するための技術である。本願発明の構成は、特に画素電極全面が有効表示領域となる反射型AMLCDに対して有効である。

【0103】

本願発明を実施することで画素電極上に発生するディスクリネーションが効果的に防止され、有効表示領域が大幅に拡大する。従って、より高精細なLCDディスプレイにおいても高いコントラストを実現することが可能となる。

【図面の簡単な説明】

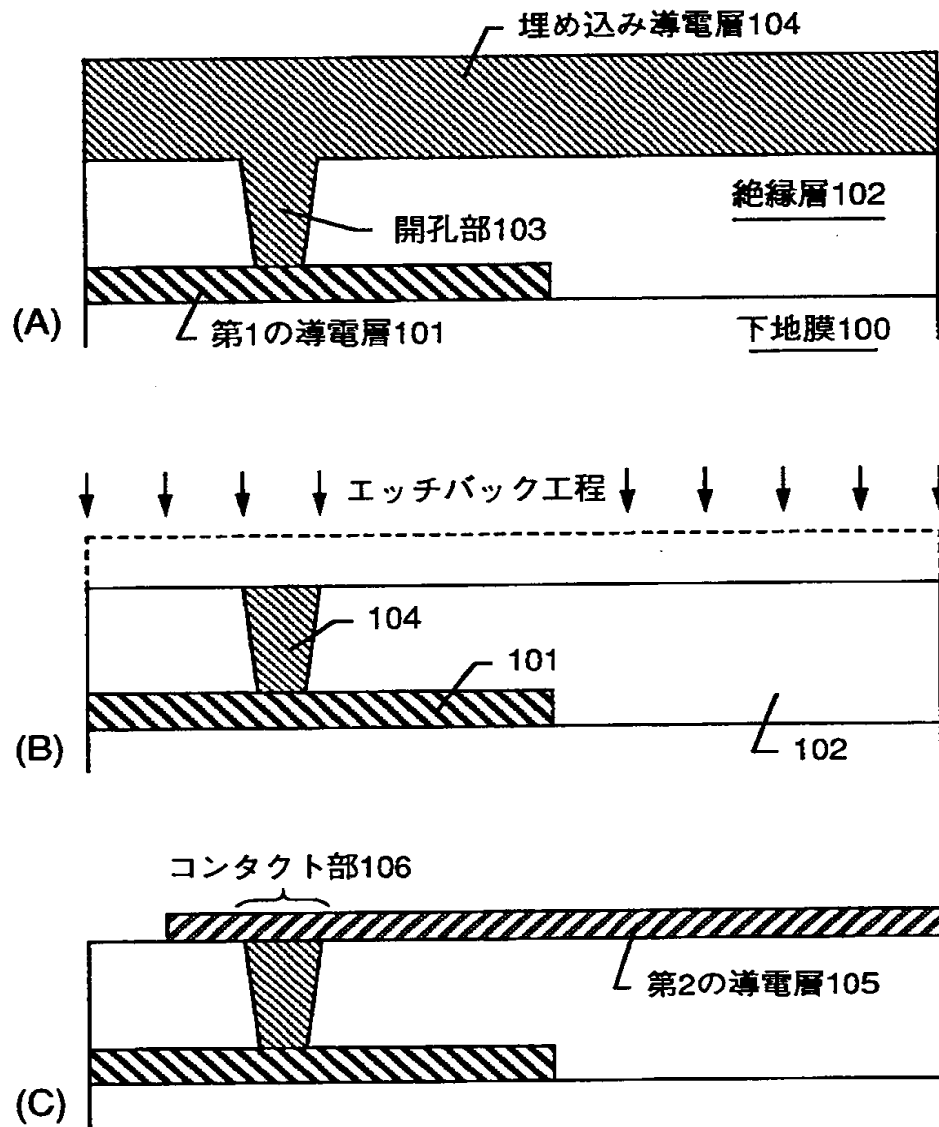
- 【図1】 配線の接続構造の構成を示す図。
- 【図2】 画素マトリクス回路の作製工程を示す図。
- 【図3】 画素マトリクス回路の作製工程を示す図。
- 【図4】 画素マトリクス回路の作製工程を示す図。
- 【図5】 画素マトリクス回路の作製工程を示す図。
- 【図6】 電気光学装置の構成を示す図。

【図7】 電子機器の構成を示す図。

【書類名】

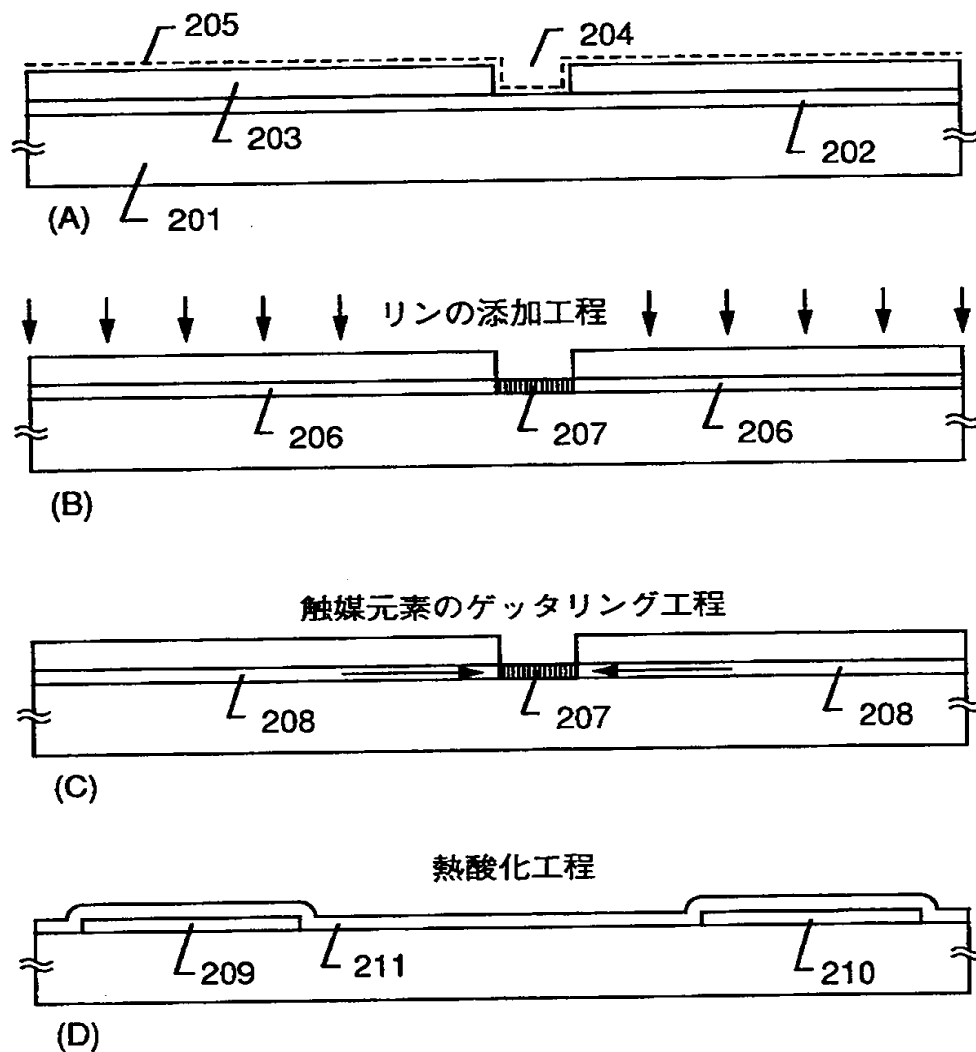
図面

【図1】



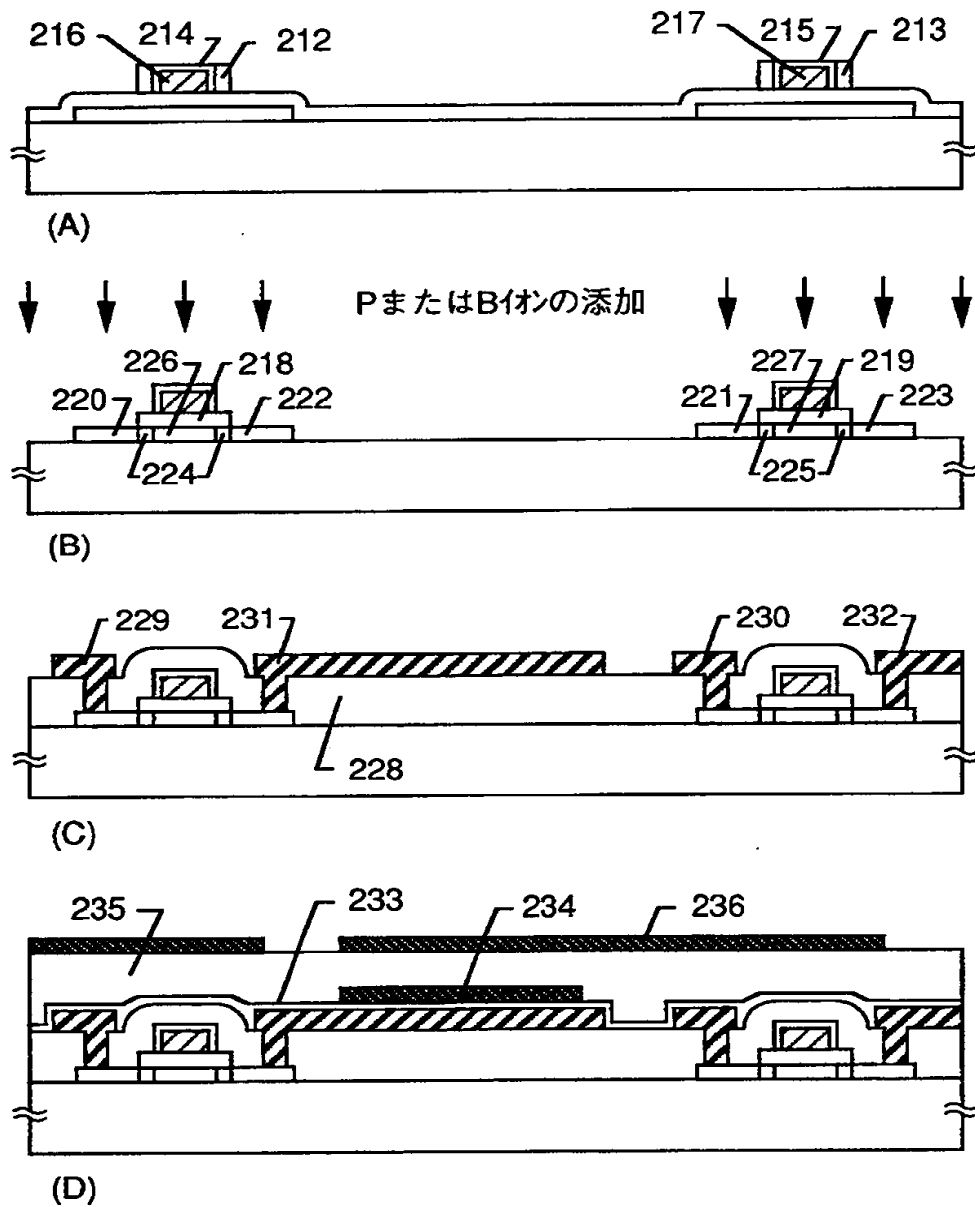


【図2】



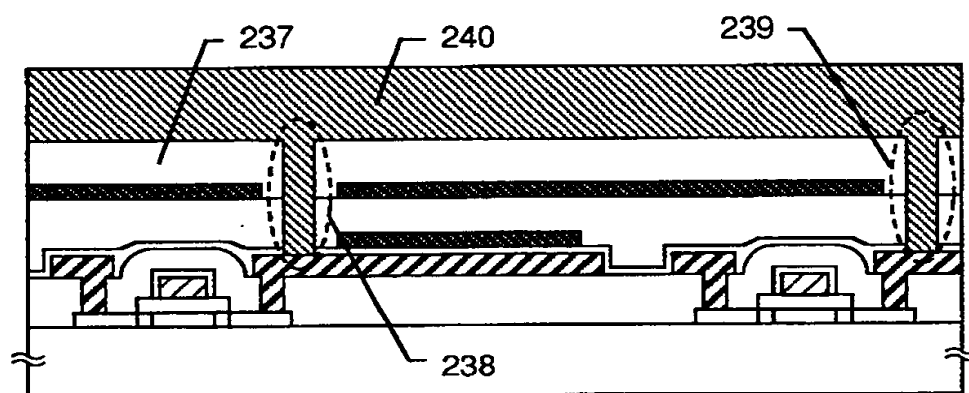
201：石英基板 202：非晶質珪素膜 203：マスク絶縁膜  
 204：開口部 205：触媒元素含有層 206：横成長領域  
 207：リン添加領域 208：被ゲッタリング領域  
 209、210：活性層 211：ゲイト絶縁膜

【図3】

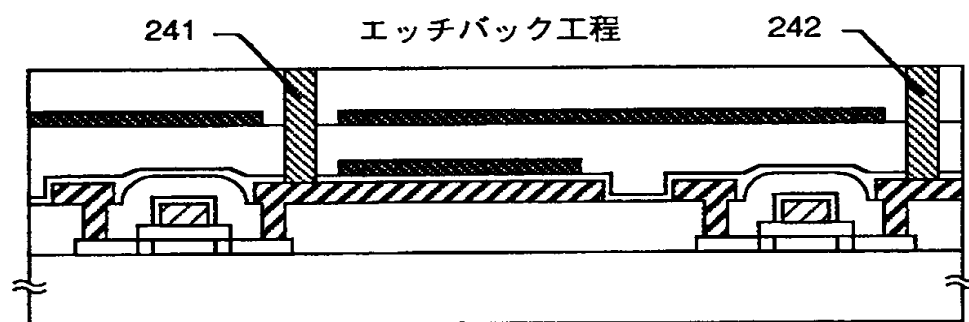


212、213：多孔性陽極酸化膜 214、215：無孔性陽極酸化膜  
 216、217：ゲイト電極 218、219：ゲイト絶縁膜  
 220、221：ソース領域 222、223：ドレイン領域  
 224、225：LDD領域 226、227：チャネル形成領域  
 228：第1の層間絶縁膜 229、230：ソース電極  
 231、232：ドレイン電極 233：窒化珪素膜 234：第1の金属膜  
 235：第2の層間絶縁膜 236：第2の金属膜

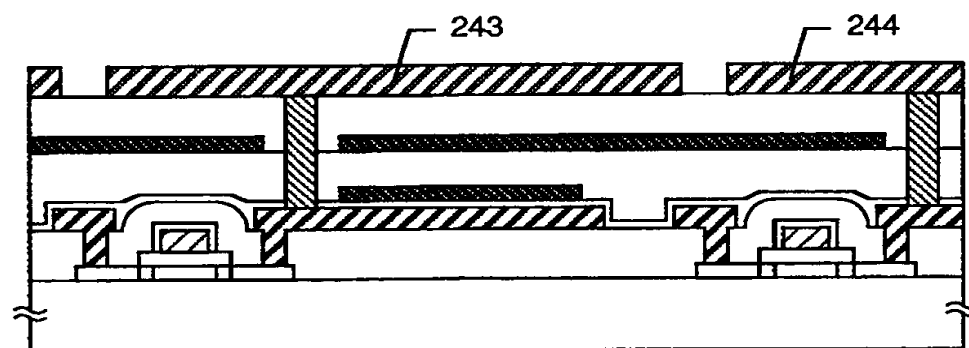
【図4】



(A)



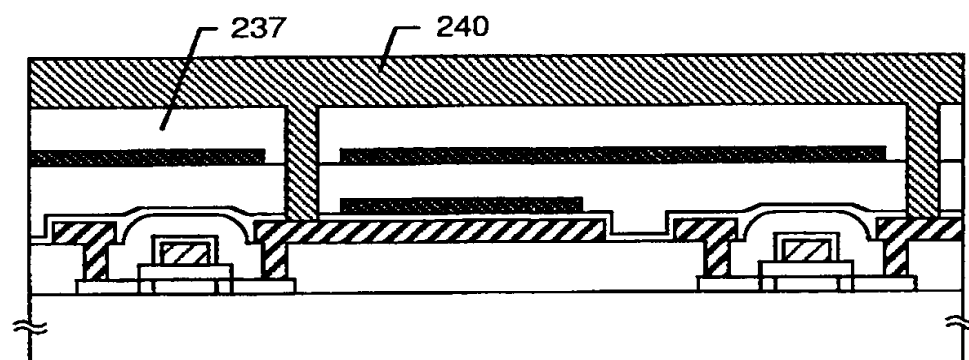
(B)



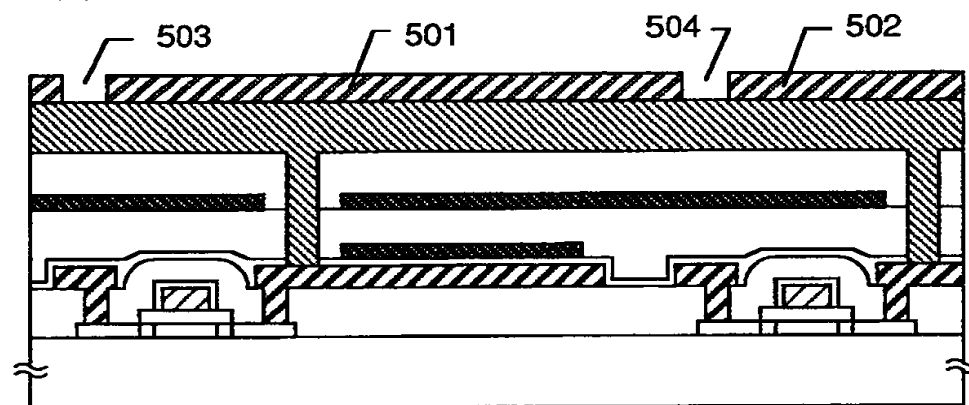
(C)

237：第3の層間絶縁膜 238、239：開孔部  
240～242：埋め込み導電層 243、244：画素電極

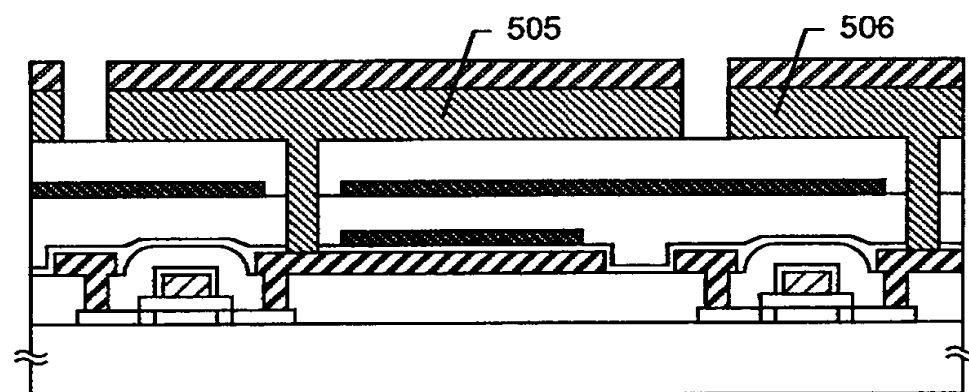
【図5】



(A)



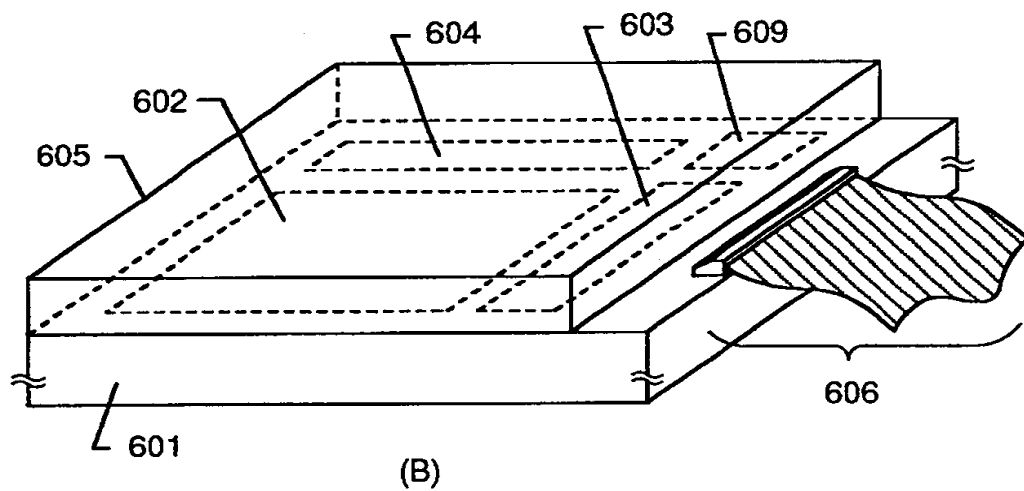
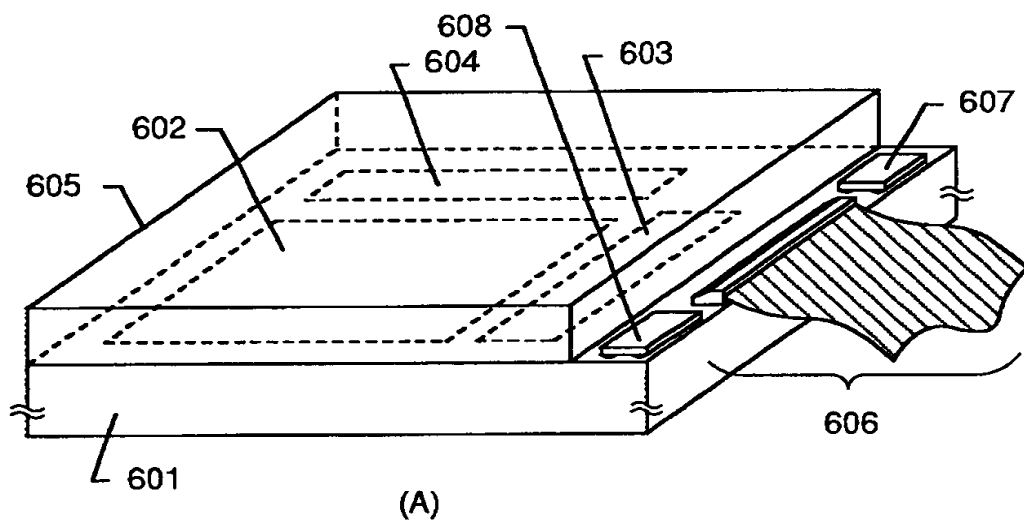
(B)



(B)

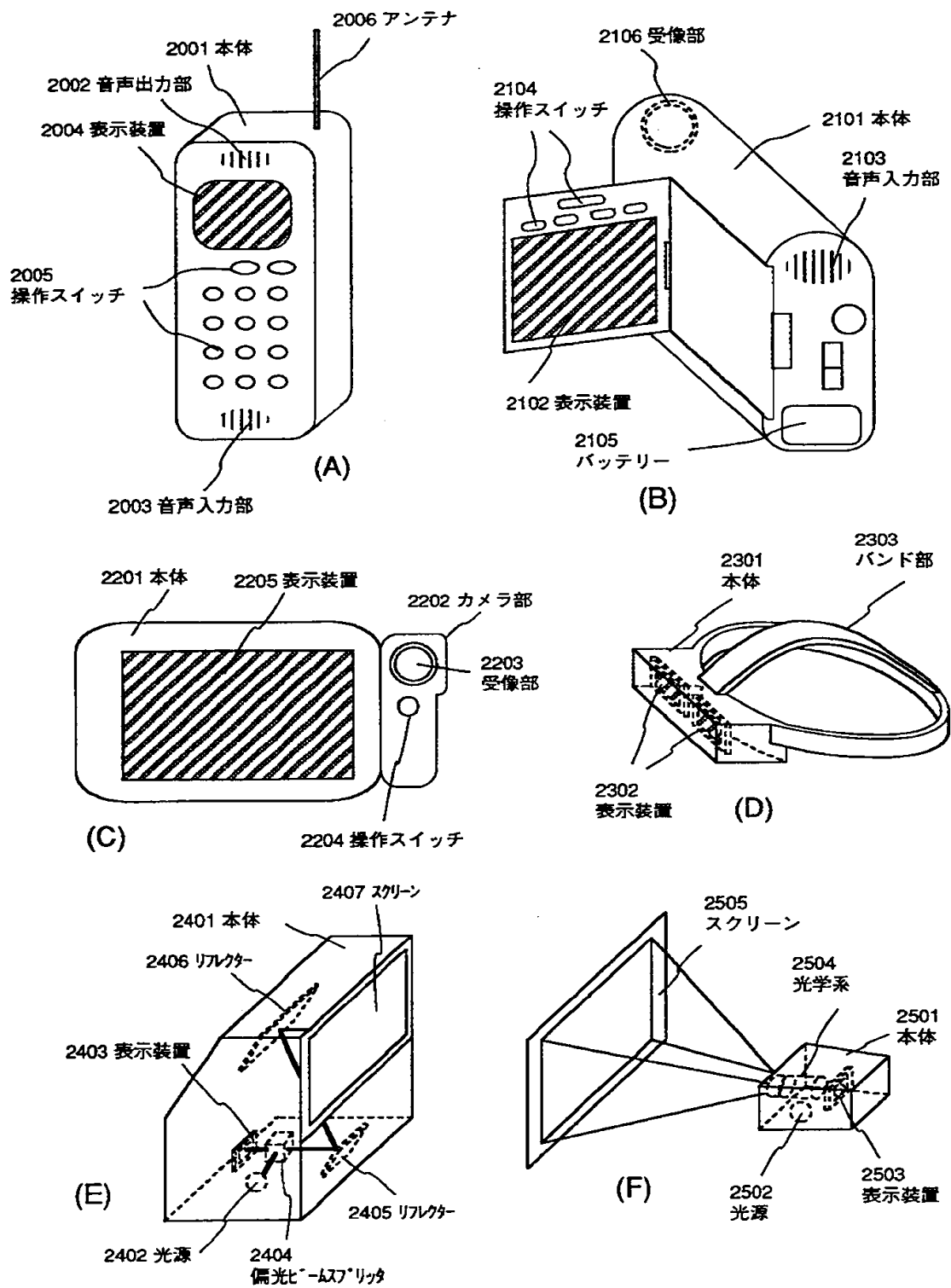
501、502：画素電極 503、504：開口部  
505、506：埋め込み導電層

【図6】



601: アクティブマトリクス基板 602: 画素マトリクス回路  
 603: ソース側駆動回路 604: ゲイト側駆動回路 605: 対向基板  
 606: FPC 607、608: ICチップ 609: ロジック回路

【図7】



【書類名】 要約書

【要約】

【課題】 高精細かつ高コントラストなAMLCDを実現する。

【解決手段】 第1の導電層101上に絶縁層102を設け、当該絶縁層102に対して開孔部103を形成する。次に、埋め込み導電層104を形成した後、エッチバック法等の手段により埋め込み導電層104を後退させる。そして開孔部103が埋め込み導電層104で充填された状態を実現する。こうすることで平坦性を確保したまま第1の導電層101と画素電極105とを電氣的に接続することができる。

【選択図】 図1

【書類名】 職権訂正データ  
【訂正書類】 特許願

<認定情報・付加情報>

【特許出願人】 申請人  
【識別番号】 000153878  
【住所又は居所】 神奈川県厚木市長谷398番地  
【氏名又は名称】 株式会社半導体エネルギー研究所



出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日 1990年 8月17日

[変更理由] 新規登録

住 所 神奈川県厚木市長谷398番地

氏 名 株式会社半導体エネルギー研究所